

文章编号: 1000-8055(2000) 02-0222-03

发动机 FADEC 中微处理系统故障检测

王 镛 根 田 霖 侯林峰
(西北工业大学 709教研室, 陕西 西安 710072)

摘要: 本文提出了一种用于航空发动机全权限数字电子控制(FADEC)中微处理系统的加电自检(POST)方法。研究了 Hamming 编码对航空发动机 FADEC 中信息的故障检测和校正方法, 对微处理系统中的 RAM 存储器故障检测以及 Hamming 编码的故障检测和纠错能力分别进行了模拟实验。

关 键 词: 航空发动机; 微处理器; 故障检测
中图分类号: V 233. 7 文献标识码: A

1 微处理器系统的加电自检程序

微处理器系统的失效将引起 FADEC 系统的故障, 由于该系统的采样周期很短, 不可能在工作过程中对它进行详细检测, 只能利用起动机加电过程和程序执行间歇进行检测或采用其它检测方法, POST (Power-On Self Test) 加电自检程序是 FADEC 最常用的方法, 本文提出的 FADEC 的 POST 程序流程图见图1。图1中, 当检测出任何错

误或故障时均转入故障处理程序, 故障处理逻辑根据故障大小进行显示、记录、调整或结构重组。不同环节的微处理系统的 POST 程序是不相同的, 应按其所辖范围具体确定检测内容。

本文仅对在 FADEC 中运行频率很高, 较易出现故障的 RAM 存储器的故障检测进行研究。RAM 的硬故障表现为器件的物理失效, 软故障则是由于外界干扰、 α 粒子射线以及 RAM 对数据图案的敏感性而引起的暂时性故障。RAM 的

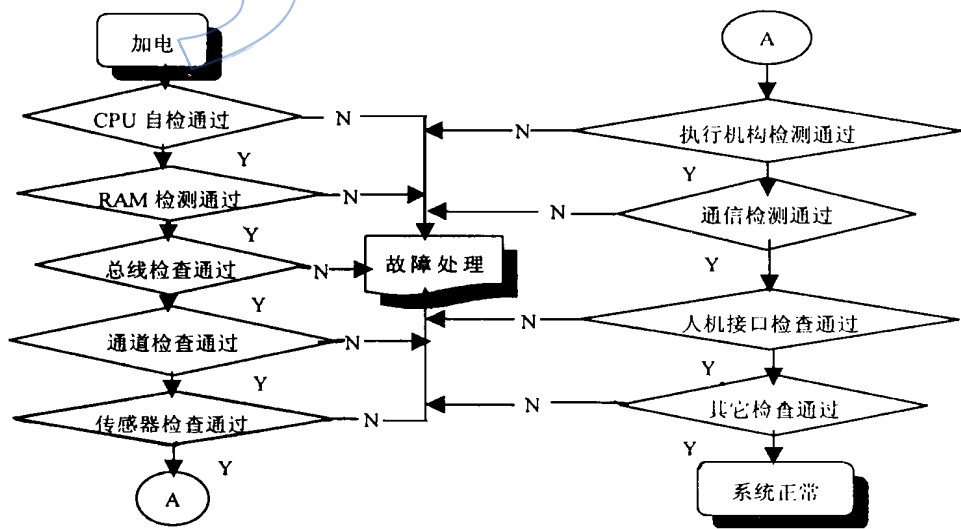


图1 FADEC 的 POST 程序流程图

表1 RAM 存储器故障检测结果

定 时 范 围	时间范围内检测次数				单元平均检测时间(μ s)				故障检测率			
	全 Q	图案	推进	走步	全 Q	图案	推进	走步	全 Q	图案	推进	走步
20(ms)	859	157	—	—	23	127	—	—	100%	100%	100%	100%
131(ms)	—	—	16	6	—	—	1213	10917				

说明: 在推进或走步检查中, 如果检测的 RAM 容量增加, 那么单元平均检测时间急剧增加, 如推进检测时由6字节改为7字节, 则单元平均检测时间由1213微秒上升到6238微秒。

故障检测是通过静态测试、动态测试和最坏布局干扰测试来实现的。静态测试是指对 RAM 进行全“Q”检查、地址检测和随机码测试, 具有简单、直观、快速等特点, 能在一定程度上反映存储器的性能, 并方便地检测出 RAM 的一些故障, 但由于检测信息的布局比较简单, 因而不太严格, 容易产生漏检。最坏信息布局干扰是最严格的 RAM 测试方法, 但测试速度较慢, 只在极高要求时采用。

动态测试有“推进”、“走步”、循环测试和乒乓法, 这些方法能够比较严格地对 RAM 进行测试, 并能较有效地检查出各存储单元之间有无相互干扰, 测试方法较简单, 速度较快, 得到广泛应用。

RAM 存储器中故障检测的模拟试验结果见表1。试验采用 MCS- 51 单板机, RAM 为6264 芯片, 共8 K 容量, 程序用8031 汇编语言编写。由表可见: 上述几种检测方法的故障检测率高(如定量说明还需做大量试验)。不同检查方法所需的时间相差很大, 且随检查内存数量增多而增大, 因此推进和走步检查可在 POST 程序中进行, 而在程序运行过程中可用全 Q 或图案法。

2 信息差错的检测和校正

在 FADEC 中, 微处理器和存储器之间、存储器和外部设备之间以及处理器内部, 进行着大量的信息交换、传输、存储和处理, 由于电气、结构、工艺、器件以及外界干扰和恶劣环境的影响, 常使信息产生错误, 为了检测和校正信息在传送及存储过程中的差错, 可采用信息差错和校正技术。图2为信息差错自检和校正结构。本文通过两个 MCS- 51ES 单板机的串行通信试验, 用软件实现 Hamming 编译码和差错的自动校正, 并讨论了采样差错校验对数据传递可靠性的改善情况。

2.1 Hamming 校验及纠错

Hamming 校验编码能够检测出两位差错并自动地纠正一位错, 如数据位数为 m , 校验位数为 k , 则总编码位数 $n= m+ k$, 按 Hamming 不等式:

$$2^k - 1 \geq n = m + k \tag{1}$$

Hamming 编码纠错过程见图2。对8位数据 ($D_7 D_6 D_5 D_4 D_3 D_2 D_1 D_0$), 按 Hamming 不等式,

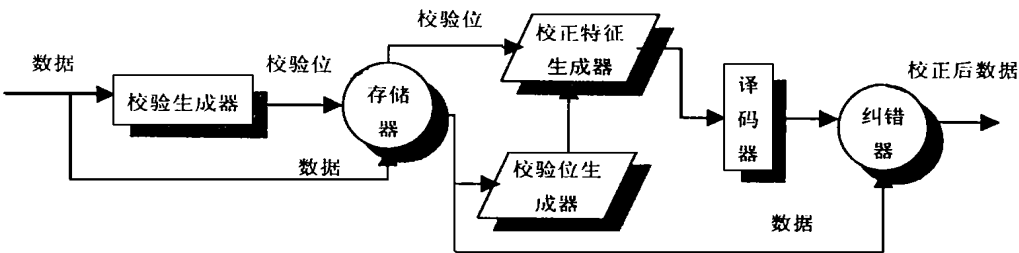


图2 Hamming 纠错码的处理过程

表2 校正因子与差错的一种对应关系

$S_3 S_2 S_1 S_0$	0001	0010	0100	1000	0011	0110	1100	1001	1010	0101	0111	1110	0000
错码位置	H_0	H_1	H_2	H_3	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7	无错

表3 Hamming 编码及纠错实验结果(有下划线的数据位为修改位或纠正位)

实验 序号	原 始 数 据	校验 编码	接 收 数 据	接收校 验数据	校正 因子	差错 位置	最 终 数 据	最终校 验数据
1	11111111	0110	1111 <u>0</u> 111	0110	1001	D_3	111 <u>1</u> 111	0110
2	00101011	1001	00101 <u>1</u> 11	1001	1100	D_2	00101 <u>0</u> 11	1001
3	00000101	1111	<u>1</u> 0000101	1111	1110	D_7	<u>0</u> 0000101	1111
4	00010000	1010	00010000	1 <u>0</u> 00	0010	H_1	00010000	10 <u>1</u> 0
5	11111111	0110	11111111	011 <u>1</u>	0001	H_0	11111111	011 <u>0</u>
6	11111111	0110	1111 <u>0</u> 011	0110	0101	D_5	11 <u>0</u> 10011	0110
7	00010000	1010	00010000	10 <u>0</u> 1	0011	D_0	0001000 <u>1</u>	1001

需要4位校验位($H_3 H_2 H_1 H_0$), 则总信息为12位, 用 $S_3 S_2 S_1 S_0$ 表示校正因子, 表2给出一种对应关系。采用表2的对应关系, 则有:

$$\left. \begin{aligned} S_3 &= D_7 \oplus D_4 \oplus D_3 \oplus D_2 \oplus H_3 \\ S_2 &= D_7 \oplus D_6 \oplus D_5 \oplus D_2 \oplus D_1 \oplus H_2 \\ S_1 &= D_7 \oplus D_6 \oplus D_4 \oplus D_1 \oplus D_0 \oplus H_1 \\ S_0 &= D_6 \oplus D_5 \oplus D_3 \oplus D_0 \oplus H_0 \end{aligned} \right\} \quad (2)$$

因校验位应使校正因子为0, 从而可得校验位:

$$\left. \begin{aligned} H_3 &= D_7 \oplus D_4 \oplus D_3 \oplus D_2 \\ H_2 &= D_7 \oplus D_6 \oplus D_5 \oplus D_2 \oplus D_1 \\ H_1 &= D_7 \oplus D_6 \oplus D_4 \oplus D_1 \oplus D_0 \\ H_0 &= D_6 \oplus D_5 \oplus D_3 \oplus D_0 \end{aligned} \right\} \quad (3)$$

编码时, 由(3)式可得校验位与8位数据码一起代入(2)式中, 计算出校正因子, 如果12位信息全部正确, 则校正因子全为0, 否则按表2确定出错位置, 并对差错位取反即可进行纠正。

2. 2 Hamming 编码及纠错模拟实验

实验采用两个 MCS- 51单片机之间的数据

通讯为研究对象, A 机向 B 机传递数据, 通过人为修改 A 机编码后的数据来产生误差, 验证 B 机接收并译码后的数据正确性, 来说明 Hamming 编码对数据传递的纠错能力。实验结果见表3。

实验表明: 无论是原始数据, 还是校验数据, 只要是一重错(前五组), Hamming 能够检测出错误并正确地纠错, 但对两重错(后两组)也能检测出错误但不能正确地纠错。而信息错误中, 主要是一重错, 两重错出现的几率很小, 因此, Hamming 校验在信息校验及纠错中得到广泛应用。

参 考 文 献

1

杨士元. 数字系统的故障诊断与可靠性设计[M]. 北京: 清华大学出版社, 1989

2

吴延海. 用软件实现纠错编码[J]. 电子技术应用, 1997

3

马乾焯. FADEC 故障检测. [C] 第八届航空发动机控制技术研讨会论文集, 1996

(责任编辑 王震华)

Fault Detection of Microprocessor System in Aeroengine FADEC

Wang Yonggen, Tian Lin, Gou Linfeng

(7th Dept. Northwest Polytechnic University, Xi'an 710072, China)

Abstract: A POST (Power-on Self Test) method of microprocessor system is developed in aeroengine FADEC(Full Authority Digital Electronic Control). The methods of fault detection for RAM memory are investigated and the experiment shows that the methods can detect accurately faults of RAM memory. The fault detection and correction method of Hamming coding in the aeroengine FADEC system is researched. The experiments show that one-fold error of information transference can be detected and corrected accurately by Hamming coding, but two-fold error only can be detected.

Key words: aeroengine; microprocessor; fault detection